

基于 FPGA 的 MTM 总线监控系统的设计与实现

王宇飞, 邹小东

(北京航空航天大学 电子信息工程学院, 北京 100191)

摘 要: IEEE P1149.5 测试与维护总线标准, 简称 MTM 总线, 是针对多板卡电子系统提出的测试总线标准, 对提高系统的可靠性和可维护性具有重要的实用意义. 本系统使用 FPGA 实现了 MTM 总线控制器以及上位机接口功能模块, 采用 32 位高性能软核处理器 Nios II 作为接口模块的控制核心, 通过 W5300 以太网芯片与上位机通信进行通信. 使用在线调试工具 identify 对实测结果进行采样, 系统级测试结果表明该监控系统的所有功能可正确执行.

关键词: MTM 总线; 监控系统; 以太网; 系统级测试

中图分类号: TP207

文献标识码: A

文章编号: 1000—7180(2017)03—0061—04

Research and Implementation of MTM BUS Monitoring System Based on FPGA

WANG Yu-fei, ZOU Xiao-dong

(School of Electronic and Information Engineering, Beihang University, Beijing 100191, China)

Abstract: IEEE P1149.5 standard test and maintenance bus, also known as MTM bus, is a standard of testing bus designed for the electronic system of circuit boards and has important significance for improving the reliability and maintainability of the system. This system uses FPGA to implement MTM bus controller and the PC interface module and uses 32-bit high-performance soft core processor Nios II as the core of interface module and communicates with the PC via W5300 chip. This system samples the singals by online debugging tool called identify. System-level testing shows that all of the system functions can be executed correctly.

Key words: MTM bus; electronic system of circuit boards; ethernet; system level testing

1 引言

近三十年间, 随着计算机技术的发展, 航空电子系统得到了迅速发展. 为了更好地对航空电子系统进行故障检测和维护, 美国国防部(DOD)在 VH-SIC 计划中提出 MTM-BUS 标准^[1]. 1985 年美国 TRW、Honeywell 和 IBM 三家公司开发了 MTM 总线技术, 1989 年将 MTM 总线发展成为 IEEE P1149.5 规范^[2].

MTM 总线是一种主从结构全双工串行背板总线, 定义了 OSI 模型中的物理层、消息层、链路层部分. 通过设计基于 FPGA 的 MTM 总线监控系统, 可以实现对多板卡系统的测试及维护. 该监控系统

可以降低维护费用, 提高系统稳定性^[3].

2 监控系统整体构架设计

监控系统由上位机、监控板、被监控板卡以及底板构成. 上位机部分为 PC 用户界面, 通过以太网与监控板通信, 监控板与被监控板卡通过 MTM 底板总线相连, 如图 1 所示.

监控板的主要由 3 部分组成, 包含 W5300 芯片、与上位机接口模块(HOST)和 MTM 控制器主模块. 其中, W5300 以太网芯片实现上位机和监控板之间的通信, 该通信采用 TCP/IP 协议; 与上位机接口模块用于实现对 W5300 芯片的控制, 将 W5300 接收到的数据发送给 MTM 总线控制器主

模块;MTM 总线控制器主模块负责按照 MTM 协议的时序要求将数据通过底板总线发给 MTM 控制器从模块。

被监控板卡主要包含 MTM 总线控制器从模块、板卡外设控制器和各种外设. MTM 总线控制器从模块负责接收来自底板的命令及数据信息,通过板卡外设控制器实现对其他设备的监控,将故障信息回传给监控板。

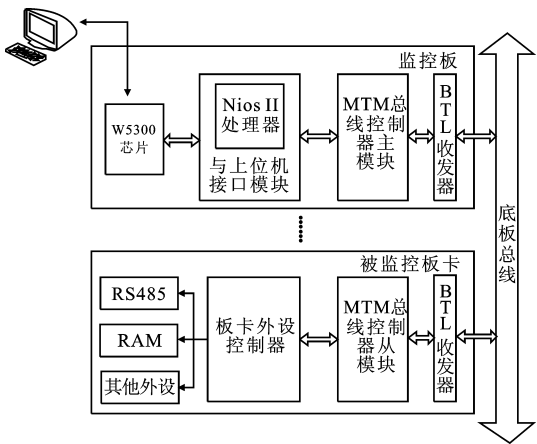


图 1 监控系统整体构架

3 MTM 总线控制器的设计与实现

3.1 MTM 总线结构

MTM 总线控制器主模块通过五条信号线实现与从模块通信^[4-5],如图 2 所示,其中包含以下几部分。

MCTL:由主模块发往从模块,用于控制数据传输。

MMD:由主模块发往从模块的数据信号。

MCLK:由主模块发往从模块的时钟信号,在上升沿发送数据,下降沿接收数据。

MSD:由从模块发往主模块的数据或中断信号。

MPR:由从模块发往主模块的流量控制信号。

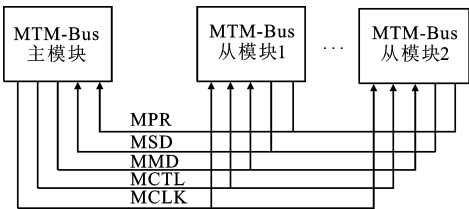


图 2 MTM 总线结构

一个 MTM 主模块可以与多达 250 个从模块进行通信,在任意时刻只能有一个从模块可以给主模

块发送数据,主模块可以给一个或多个从模块同时发送数据^[6]。

3.2 总线协议层次

总线协议包括物理层、链路层和消息层。

物理层详细说明组成总线的物理连接,对信号驱动器提出了具体要求.为了保证数据的正确传输,要求物理层提供碰撞检测电路^[7].碰撞是指多个板卡同时驱动同一条底板信号,发生碰撞不定时发生错误,在从模块执行竞争总线命令时,会有多个从模块同时驱动底板的 MSD 信号,最终只有地址最大的会从模块获得总线的控制权。

链路层规定了主模块和多个从模块之间数据包的传输特征,包括对数据的串行化、奇偶校验位的产生以及对碰撞信号的响应.同时规定了主模块控制器对来自从模块的流量控制信号及中断信号的接收和处理。

消息由一系列包组成,包含头包、长度包、应答包以及数据包^[8].其中,头包和长度包只能由主模块发往从模块,应答包只能由从模块发往主模块,数据包可以由任何模块发出.头包包含了选中的从模块地址、命令以及是否需要从模块返回一个应答包的信息.长度包用来表示数据包的个数.应答包包含从模块的地址及状态寄存器的值.根据主从模块的应答关系以及是否发送数据包的不同情况,可以将消息的组成形式分为三种:只含一个头包;包含头包、长度包和应答包;包含头包、长度包、应答包和数据包.消息层主要规定了主从模块发送和接收消息包的时序,如图 3 所示.在数据传输期间,MCTL 信号为高,每发送完一个包后 MCTL 信号为低 MMD 信号为高,包与包之间至少保证 4 个 MCLK 周期间隔,整个消息发送完成后 MCTL 和 MMD 信号均为低.主模块接收来自从模块的 MSD 信号比发送数据慢 2 个时钟周期。

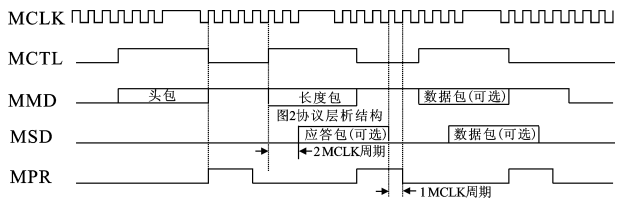


图 3 主从模块通信时序

3.3 MTM 总线控制器主模块设计

MTM 总线控制器主模块在协议中处于主控制地位,它除了将来自 HOST 模块的数据打包发送给 MTM 从模块外,还具有接收从模块数据及中断信

息的功能。MTM 总线主模块的设计如图 4 所示,其中,与 HOST 交互单元负责将来自 HOST 模块的数据写入双口 RAM 的数据区域 00h~0Ah,写数据前需要查询地址 11h 处的数据是否为 2,若是表示上次数据已被读取并发送,可以更新数据区域,更新完成后在 RAM 的地址 10h 处写 1 表示消息更新完毕。消息管理单元检测到双口 RAM 地址 10h 处数据为 1 时,清 0 该地址的数据,同时读取双口 RAM 数据区域的数据并写入缓冲区,待主模块状态控制器发送完成后在双口 RAM 地址 11h 处写入 2 表示数据已被发送。

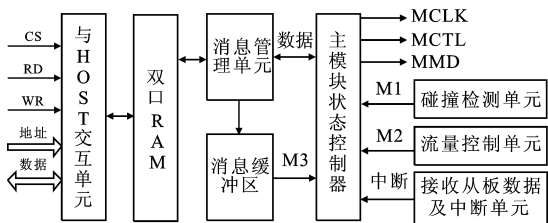


图 4 MTM 控制器主模块结构

主模块状态控制器是该部分的核心,它包含上电开始、空闲、数据传输、暂停、消息结束和等待状态。状态转移由 M1、M2、M3 信号决定,如图 5 所示。其中 M1 信号来自碰撞检测单元,发生碰撞时 M1 有效,主模块控制器丢弃当前数据进入等待状态,直到下一次消息开始。M2 信号来自流量控制单元,由来自底板的 MPR 信号决定,主模块状态控制器态在暂停检测到 M2 信号有效时停留在暂停态,直到 M2 信号无效才会进入数据传输状态。M3 信号由主模块内部产生,用于控制消息的起始和结束,当消息缓冲区为空时 M3 信号有效,表示消息结束,同时主模块状态控制器进入消息结束状态。

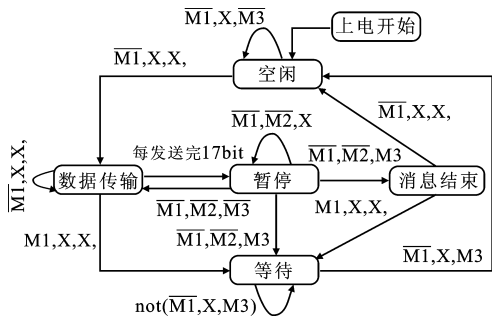


图 5 主模块控制器状态转移图

3.4 MTM 总线控制器从模块设计

MTM 控制器从模块在协议中处于受控地位,它负责接收来自主模块的消息,识别命令及是否需要应答包的信息,同时将命令的接收和执行中出现

的错误写入错误寄存器。从模块具有在暂停态或空闲态向主模块发送中断的能力,多个从模块在广播或者分组广播命令中可以同时被寻址。

MTM 控制器从模块的设计如图 6 所示。接收数据并识别命令单元负责在 MCLK 下降沿接收来自底板的 MMD 和 MCTL 信号,进行串并转换并判断从模块是否被寻址,若被寻址则识别命令信息,传递给核心命令执行单元和普通命令执行单元。若在普通命令执行期间若接收到核心命令,从模块具有同时执行两个命令的功能。

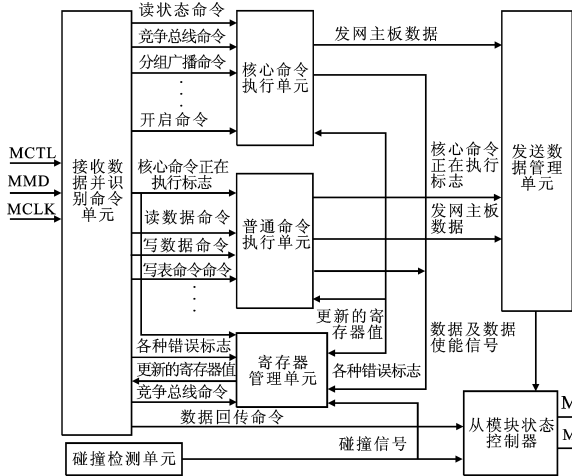


图 6 MTM 控制器从模块结构

在寄存器管理单元内部定义了 8 位的从状态寄存器和 16 位的错误寄存器,从状态寄存器的 MSB0 和 MSB1 位定义了该从模块所属的广播分组,PIE 和 IIE 位表示暂停态和空闲态是否允许发送中断的信息。错误寄存器用来标志在接收和执行当前命令期间发生的错误。寄存器管理单元主要负责更新寄存器并在空闲态将从状态寄存器的值发送至其他单元。特殊的,在执行竞争总线命令时,检测到碰撞错误不更新错误寄存器内碰撞错误标志位。

发送数据管理单元根据核心命令正在执行标志对来自两个执行单元的数据进行选择,若核心命令正在执行标志为高,则将来自核心命令执行单元的数据及使能信号输出给从状态控制器,反之将来自普通命令执行单元的数据及使能信号输出给从状态控制器。从状态控制器负责按照时序要求发送 MSD 信号和 MPR 信号,若在发送数据期间检测到 MSD 碰撞错误则立刻释放总线。

4 与上位机接口模块的设计与实现

为了满足接口模块的需求及通用性,使用 Altera

FPGA 建立一个基于 Nios II 软核处理器的 SOPC 系统^[9],该 SOPC 系统包含片内 Rom、三态桥、W5300 复位端口、W5300 模块、JTAG 和给数据处理模块的数据、控制和使能端口。W5300 模块是自定义的模块,包含 9 位的地址线、16 位的数据线、片选信号、中断和读写信号,Nios II 处理器模块通过 Avalon 总线和 W5300 芯片进行信息交换。硬件系统构建完成后,就可以在 Nios II IDE 里来进行软件设计。

与上位机接口模块的整体设计如图 7 所示,数据处理单元读取来自 SOPC 系统输出的数据存入缓冲区,由与 MTM 总线控制器接口单元将数据、地址及控制信号发给 MTM 主总线控制器主模块,MTM 总线控制器主模块与 HOST 不在同一 FPGA 内部,这里采用三级寄存降低跨时钟域通信产生亚稳态的可能性^[10]。该模块还具有将来自 MTM 主模块的数据回传给上位机的功能。

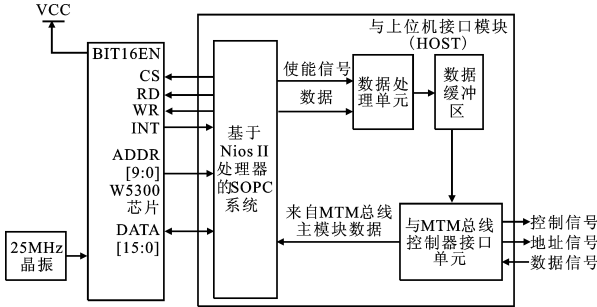
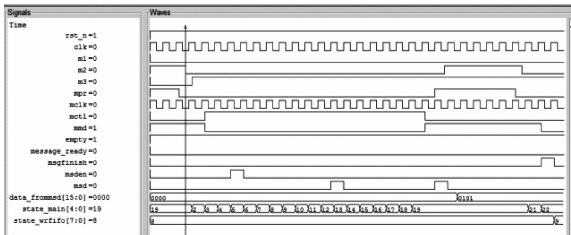


图 7 与上位机接口模块结构

5 系统级测试

上位机下发数据后,利用在线调试工具 identify 对 MTM 控制器主模块发送消息过程中部分信号进行采样,结果如图 8 所示。



Step 6:异域决策允许或拒绝访问。

以上三种模式涵盖了所有的基础跨域访问情景,在添加了辅助模块之后,不需要对原控制域的访问控制系统进行重建就可以实现 UCON_{AC} 模型下的跨域访问控制,大大降低了模型改造的风险。

5 结束语

通过对义务元素的删除以及对条件元素的分离,使得 UCON_{AC} 模型在跨域访问控制中更加的灵活易用,实现起来也更为简单。同时辅助模块使得各控制域在不影响域内正常访问的前提下,以较小的代价,改造为支持 UCON_{AC} 跨域访问的控制域,与三种不同模式的跨域访问行为结合,涵盖了所有的基础跨域访问情况。但是对于异域存储属性的加密、域间可信判断、统一通信模型及属性存储模型的建立需要进一步的研究。

参考文献:

[1] 王于丁,杨家海,徐聪,等. 云计算访问控制技术研究综述[J]. 软件学报, 2015, 26(5):1129-1150.

[2] 李风华,苏铨,史国振,等. 访问控制模型研究进展

及发展趋势[J]. 电子学报, 2012, 40(4): 805-813.

[3] Park J, Sandhu R. Towards usage control models: beyond traditional access control[C]//Proceedings of the seventh ACM symposium on Access control models and technologies. ACM, 2002: 57-64.

[4] Park J, Sandhu R. The UCON ABC usage control model[J]. ACM Transactions on Information and System Security (TISSEC), 2004, 7(1): 128-174.

[5] Sandhu R, Park J. Usage control: A vision for next generation access control[M]//Computer network security. Springer Berlin Heidelberg, 2003: 17-31.

作者简介:

江泽涛 男,(1961-),博士,教授.研究方向为图像处理与计算机视觉、网络信息安全.

谢 朕(通讯作者) 男,(1989-),硕士研究生.研究方向为网络信息安全. E-mail:XenonZinc@qq. com.

王 琦 男,(1992-),硕士研究生.研究方向为网络信息安全.

张文辉 女,(1970-),硕士,副教授.研究方向为图像处理与计算机游戏设计.

(上接第 64 页)

[6] 徐进,孟晓风,钟波. 基于 MTM 总线的测试系统设计方法[J]. 计量与测试技术,2009,36(2):27-33.

[7] 王帅. 基于 MTM 总线的边界扫描控制器设计与实现[J]. 计算机测量与控制,2012,20(4):929-932.

[8] 卢上丁,雷加,黄新,等. MTM 总线模块间通信体系的研究和应用[J]. 计算机工程,2010,36(3):254-259.

[9] 张维旭,贺占庄. 基于 Nios II FPGA 和 ARINC429 通信板的设计[J]. 微电子学与计算机, 2006, 23(6): 210-212.

[10] 薛乐平,付宇卓,谢凯年,等. Core 与总线系统的异步通信接口设计[J]. 微电子学与计算机,2006,23(7): 111-114.

作者简介:

王宇飞 女,(1992-),硕士研究生.研究方向为数字通信及其 FPGA 实现. E-mail:575750947@qq. com.

邹小东 男,(1988-),硕士研究生.研究方向为数字通信及其 FPGA 实现.